

PAT-NO: JP408138814A

DOCUMENT-IDENTIFIER: JP 08138814 A

TITLE: SEMICONDUCTOR CHIP AND COMBINATION GROOVE OF  
SOCKET FOR SEMICONDUCTOR CHIP

PUBN-DATE: May 31, 1996

INVENTOR-INFORMATION:  
NAME  
OKADA, YOSHIKATSU

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
NEC CORP N/A

APPL-NO: JP06276187

APPL-DATE: November 10, 1994

INT-CL (IPC): H01R033/76, H01L023/32 , H01R023/00

ABSTRACT:

PURPOSE: To prevent an LSI from being dropped by fixing it to a socket by means of a mechanism other than a socket contact retaining it.

CONSTITUTION: In an LSI(1) to be mounted as well as a non-insertion socket 4a lock pin 3 is set at the center of the LSI1 or pins 3 are set on the circumference uniformly while a lock groove is formed on the side of the socket 4 to engage therewith. The lock pin 3 and the lock groove 9 works in linkage with the structure for connecting an input/output pin 2 of LSI(1) and socket contact 10 through sliding operation of a cover housing 5 and engage therewith so as to receive the mounting and demounting direction force of the LSI(1) to

prevent the LSI(1) from being dropped.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-138814

(43)公開日 平成8年(1996)5月31日

(51)IntCl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 R 33/76		7354-5B		
H 0 1 L 23/32	A			
H 0 1 R 23/00	A	6901-5B		

審査請求 有 請求項の数 3 O L (全 6 頁)

(21)出願番号 特願平6-276187

(22)出願日 平成6年(1994)11月10日

(71)出願人 000004237

日本電気株式会社  
東京都港区芝五丁目7番1号

(72)発明者 岡田 芳克

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 京本 直樹 (外2名)

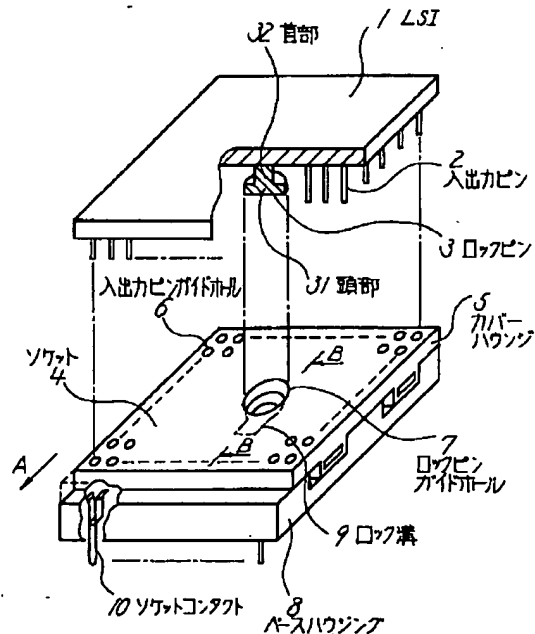
(54)【発明の名称】 半導体チップおよび半導体チップ用ソケットの組合せ構

造

(57)【要約】

【目的】 L S I をソケットに対してソケットコンタクトの保持力以外の機構により固定することにより、L S I の脱落を防止することを目的とする。

【構成】 無挿入方式のソケット4および実装されるL S I 1において、L S I 1の中央部または、周囲に均等にロックピン3を設け、ソケット4側にそれと係合するロック溝9を設けたことを特徴とし、L S I 1のロックピン3とソケット4のロック溝9は、カバーハウジング5のスライドによりL S I 1の入出力ピン2とソケットコンタクト10の接続を行う構造と連動して係合することにより、L S I 1の着脱方向の力を受けとめて、L S I 1の脱落を防止する。



## 【特許請求の範囲】

【請求項1】 入出力ピンおよびロックピンを有する半導体チップと、

この半導体チップの前記入出力ピンを挿入しうる入出力ピンガイドホールおよび前記ロックピンを挿入しうるロックピンガイドホールを有するカバーハウジングと、  
このカバーハウジングの前記入出力ピンガイドホールを介して挿入された前記半導体チップの入出力ピンを挟持するソケットコンタクト、および前記カバーハウジングの前記ロックピンガイドホールを介して挿入された前記半導体チップのロックピンを収納するガイドホール部および該ロックピンが上方に引き上げられないように該ロックピンを係止するロック部を備えたロック溝を有し、前記カバーハウジングをスライドさせるベースハウジングを含むことを特徴とする半導体チップおよび半導体チップ用ソケットの組合せ構造。

【請求項2】 前記ロック溝は前記ロックピンの少なくとも頭部を係止するロック壁を有することを特徴とする請求項1記載の半導体チップおよび半導体チップ用ソケットの組合せ構造。

【請求項3】 前記ロックピンは前記カバーハウジングおよび前記ロック壁の厚さに相当する首部を備え、前記ロックピンの頭部は前記ロックピンガイドホールと前記ロック溝の前記ガイドホール部とに挿入できる面積を有することを特徴とする請求項2記載の半導体チップおよび半導体チップ用ソケットの組合せ構造。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は大規模集積回路（以下LSI）に代表される半導体チップおよび大規模集積回路用ソケット（以下LSI用ソケット）に代表される半導体チップ用ソケットを組合せるための実装構造に関する。

## 【0002】

【従来の技術】集積回路を挿入し脱落を防止し取り出せるようにした技術が特開平2-288179号公報に記載されている。

【0003】この公報添付の第2図である図4には、IC101がICソケット100に取り付けられた状態が示されている。ICピン102を下方に押しICソケット100のケース104の入口103から挿入すると、A部品106はICピン102の先端に押されて下方に移動し、内側の突起部分がB部分108の底面の端部に引っ掛かる。ICピン102を下方に押し続けている外力を取り除くと、第3図である図5に示されるように、Aスプリング107によってA部品106を上方に押し上げ、同時にB部品108を押し上げる。B部品108は、F部品115を左右に押し広げながら上方に上がって行く。F部品115は、左右に広がる際に、接点109をICピン102に押し付け、このためにIC1はI

Cソケット100に固定されることになる。この時、E部品113は、Cスプリング114によって内側に引き寄せられる。

【0004】IC1を取り外すために、IC1を再度下方に押した状態が第4図である図6に示される。A部品106は、ICピン102の先端に押されて再び下方に移動する。同時に、B部品108も下方に移動するが、E部品113が内側に移動しているため、C部品は下がることできない。このため、A部品106は、外側に広がり、B部品108との引っ掛かりが外れる。こうして、IC101は固定状態から開放される。IC101を下方に押し続けている外力を取り去った状態が第5図である図7に示される。A部品106は、B部品108との引っ掛かりが外れるため、Aスプリング107によって上方に移動する。こうして、IC101はICソケット100から取り去られる。A部品が上方に移動する時、E部品113は左右に押し広げられ、さらに、C部品110がBスプリング112の働きによって下方に移動する。

## 【0005】

【発明が解決しようとする課題】このような従来のICソケットは、その構造が複雑であり、バネ等も使用しておりLSI等が縮小化されればされる程加工、製造および組立が困難になる。

【0006】さらに、近年のLSIの高集積化に伴い、単位面積当たりの電力の増加と共に発熱量が増加し、LSIには放熱フィンが取り付けられ、放熱フィンの外形サイズや重量は大きくなる一方にあり、このような放熱フィンを取り付けたLSIを上述のICソケットに実装した場合、放熱フィンの重量や曲げモーメントによって正常に機能しないことが生じうるという欠点がある。

【0007】本発明は、LSI等の半導体チップの保持固定やLSI等の半導体チップの脱落防止の側面で信頼性を向上するようにした組合せ構造を提供することになる。

【0008】本発明の他の目的は、加工、製造および組立を容易にするようにした組合せ構造を提供することになる。

【0009】本発明の他の目的は、LSIとLSI用ソケットの固定を容易にするようにした組合せ構造を提供することにある。

## 【0010】

【課題を解決するための手段】本発明の第1の組合せ構造は、入出力ピンおよびロックピンを有する半導体チップと、この半導体チップの前記入出力ピンを挿入しうる入出力ピンガイドホールおよび前記ロックピンを挿入しうるロックピンガイドホールを有するカバーハウジングと、このカバーハウジングの前記入出力ピンガイドホールを介して挿入された前記半導体チップの入出力ピンを挟持するソケットコンタクト、および前記カバーハウジ

ングの前記ロックピンガイドホールを介して挿入された前記半導体チップのロックピンを収納するガイドホール部および該ロックピンが上方に引き上げられないように該ロックピンを係止するロック部を備えたロック溝を有し、前記カバーハウジングをスライドさせるベースハウジングを含む。

【0011】本発明の第2の組合せ構造は、前記第1の組合せ構造において、前記カバーハウジングが前記ベースハウジング上をスライドするとき、前記入出力ピンは前記ソケットコンタクトを挿入して挟持することを特徴とする。

【0012】本発明の第3の組合せ構造は、前記第1の組合せ構造において、前記ロック溝は前記ロックピンの少なくとも頭部を係止するロック壁を有することを特徴とする。

【0013】本発明の第4の組合せ構造は、前記第1の組合せ構造において前記カバーハウジングが前記ベースハウジング上をスライドするとき前記入出力ピンは前記ソケットコンタクトを挿入して挟持し、前記ロック溝は前記ロックピンの少なくとも頭部を係止するロック壁を有することを特徴とする。

【0014】本発明の第5の組合せ構造は、前記第3の組合せ構造において、前記ロックピンは前記カバーハウジングおよび前記ロック壁の厚さに相当する長さの首部を備え、前記ロックピンの頭部は前記ロックピンガイドホールと前記ロック溝の前記ガイドホール部とに挿入できる面積を有することを特徴とする。

【0015】本発明の第6の組合せ構造は、前記第1の組合せ構造において前記入出力ピンおよび前記ロックピンの少なくとも一方が複数であることを特徴とする。

【0016】

【実施例】次に本発明の一実施例について図面を参照して詳細に説明する。

【0017】図1、図2および図3を参照すると、本発明の一実施例は、下面に複数の入出力ピン2の他中央部に、大きな直径で厚さの薄い円柱状の頭部31およびこの頭部31の直径より小さく厚さも厚く該下面と頭部31とを接続する位置にある首部32を有するロックピン3を備えた半導体チップ、望ましくはLSI1、このLSI1下面の複数の入出力ピン2を挿入するための入出力ピンガイドホール6およびLSI1下面のロックピン3を上方から挿入しうる穴であるロックピンガイドホール7を有するカバーハウジング5、およびLSI1下面のロックピン3の頭部31を収納するガイドホール部91とカバーハウジング5をスライドしたときロックピン3が上方に引き上げられてLSI1が脱落しないようにロック壁93を有するロック部92とを備えたロック溝9を設け、かつLSI1下面の入出力ピン2をA方向である横方向からスライドして挿入し挟持するソケットコンタクト10を埋設したベースハウジング8を含む。

【0018】LSI1は無挿入力（以下ZIF）方式のZIFソケット4に実装される。

【0019】LSI1下面に設けられた複数の入出力ピン2は対応するソケットコンタクト10に電氣的に接続される。

【0020】カバーハウジング5は、ベースハウジング8上に係合し、装着されるLSI1とともにA矢印方向にスライドすることにより、ソケットコンタクト10にLSI1の入出力ピン2を導き嵌合させる。

【0021】次に本発明の一実施例の動作について図面を参照して詳細に説明する。

【0022】図2（A）および（B）を参照すると、LSI1がZIFソケット4に装着された状態で、カバーハウジング5の未駆動の状態が示されている。

【0023】ロックピン3は、カバーハウジング5のガイドホール7にガイドされながらベースハウジング8のロック溝9のガイドホール部9aに挿入される。この状態では、入出力ピン6の挿入も含め、LSI1の装着力はゼロの状態で行なわれる。

【0024】次に、カバーハウジング5はA矢印方向にスライドされる。

【0025】この結果、図3に示すように、LSI1の入出力ピン2がソケットコンタクト10に接触するとともに、ロックピン3がロック溝9のガイドホール部91からロック部92に移動してLSI1の脱落方向の力を阻止するように働く。

【0026】このように本発明の一実施例は無挿入力方式を採用した構造のスライドと連動してLSI1の中央部に設けられた頭部31および首部32を有するロックピン3によって容易にLSI1の脱落を防止できる。

【0027】LSIのロックピンおよびそれと係合する無挿入力方式を採用したソケットのロック溝は、図1に示されるように中央部に一カ所か、または、LSIのコーナー部や各辺に均等に複数設けることができ、より強固にLSIを保持固定することができる。

【0028】

【発明の効果】本発明は無挿入力方式のソケットのスライドによるソケットコンタクトとの接続と同時に、LSIに設けられたロックピンによりLSIをソケットに容易に固定できるという効果がある。これとともに、本発明は衝撃等によるLSIの脱落を防止できるという効果もある。

【図面の簡単な説明】

【図1】本発明の一実施例を示す図である。

【図2】（A）は、本発明の一実施例においてLSI1とソケット4とが嵌合しカバーハウジング5がスライドしていない状態を示す図である。（B）は、（図2）（A）のC-C矢印方向からみた状態を示す図である。

【図3】（A）は、本発明の一実施例においてLSI1とソケット4とが嵌合しカバーハウジング5がスライド

5

した状態を示す図である。(B)は、図3(A)のD-D矢印方向からみた状態を示す図である。

【図4】本発明に関連する従来技術の一例を示す図である。

【図5】本発明に関連する従来技術の一例を示す図である。

【図6】本発明に関連する従来技術の一例を示す図である。

【図7】本発明に関連する従来技術の一例を示す図である。

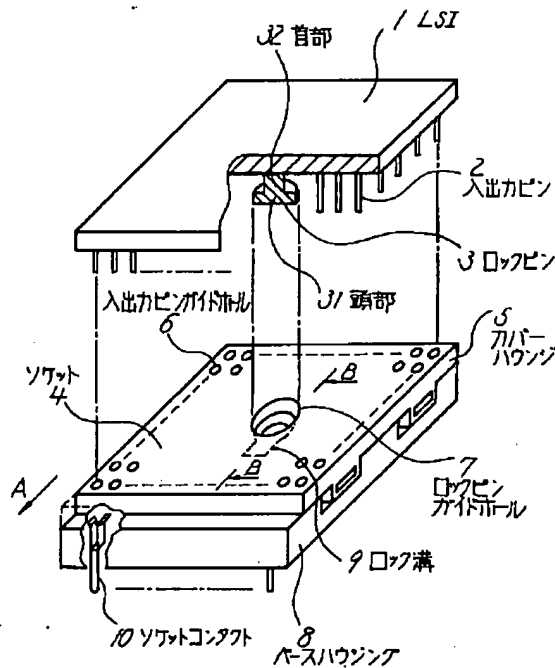
【符号の説明】

- 1 LSI
- 2 入出力ピン
- 3 ロックピン
- 4 ソケット
- 5 カバーハウジング
- 6 入出力ピンガイドホール

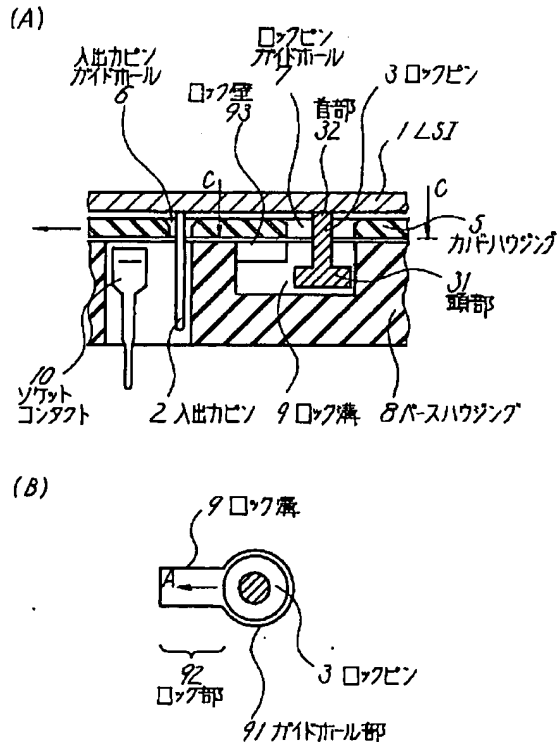
6

- 7 ロックピンガイドホール
- 8 ベースハウジング
- 9 ロック溝
- 10 ソケットコンタクト
- 31 頭部
- 32 首部
- 91 ガイドホール部
- 92 ロック部
- 93 ロック壁
- 101 IC
- 102 ICピン
- 106 A部品
- 108 B部品
- 109 接点
- 110 C部品
- 113 E部品

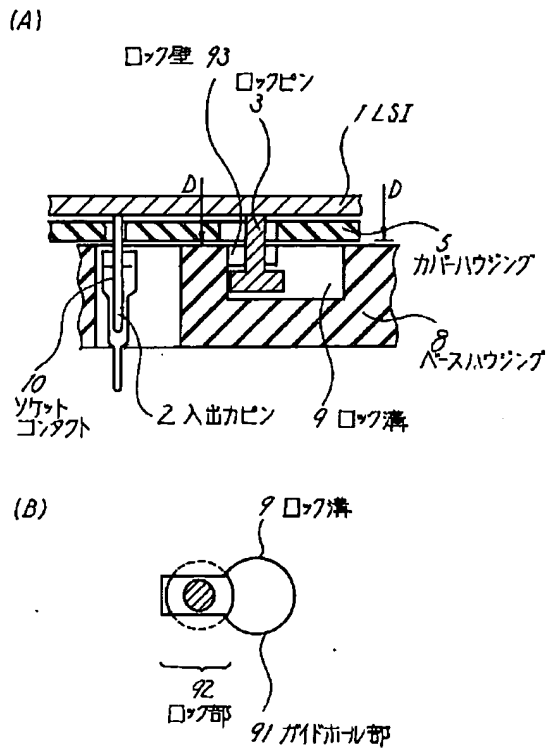
【図1】



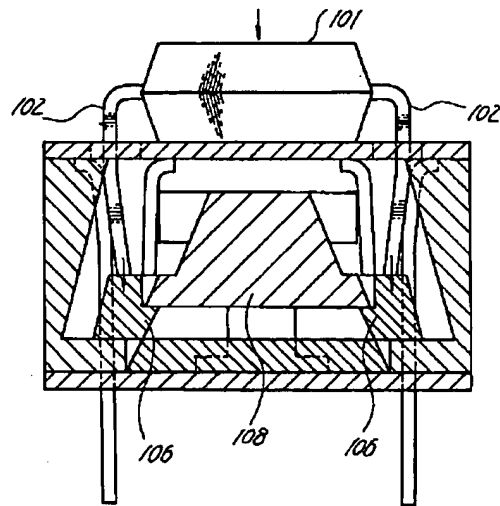
【図2】



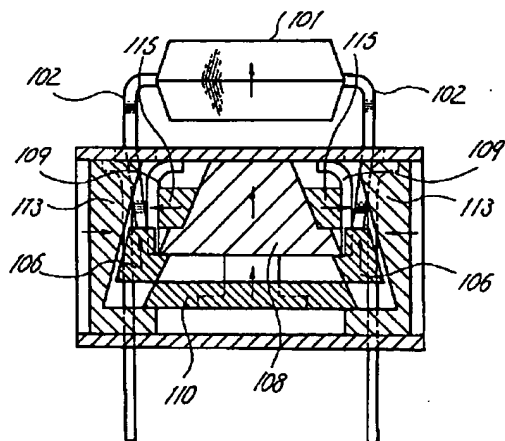
【図3】



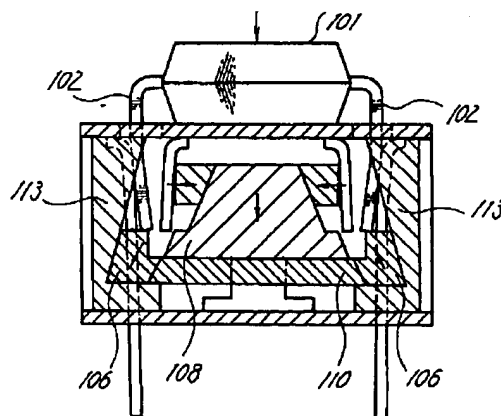
【図4】



【図5】



【図6】



【図7】

